

## RX-Saturn動検編

### [1] DISPLAYユニットの動検

1. 勿論、CPUユニットは差し込んだ状態で、CNP3へロータリエンコーダーを接続しておく。
2. CNP1から+5V電源を供給する。
3. 初期状態で、E2ROMにデータが空であるため、下記のような表示となる。



ロータリーエンコーダーを回して、自分のコールサインを入力していく、決定をするのは“FLOCK” ボタンを押して次へと進んでいく。

4. コールサインが入力し終わると、下記の状態で立ち上がる。



5. 通常なら初期状態が終了すると、ノーマル状態で立ち上がるのだが、DDSが接続されていないため、同期がとれないことにより下記のようにエラー状態がカウントされる。



6. これでは正常な動検が出来ないため、CPUユニットのCN3③-GND間に10K $\Omega$ を接続して電源を立ち上げる。下記の状態となれば正常である。

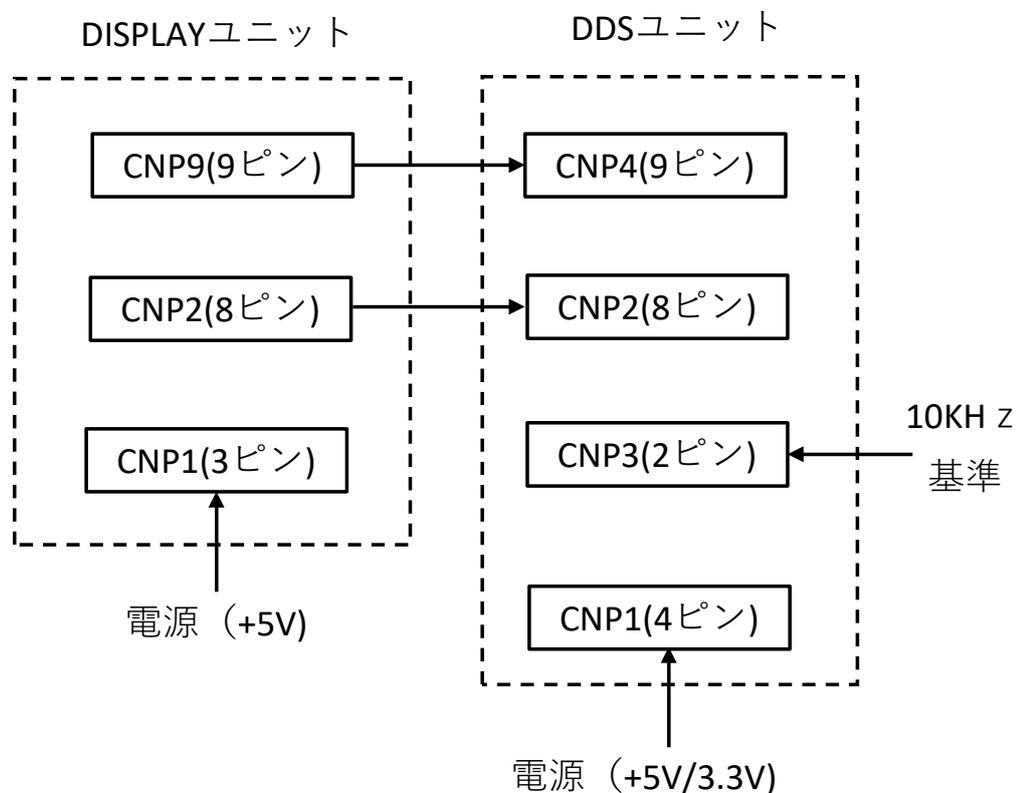


各種信号ラインの確認は、各ユニットの動検時に確認していくことにする。

## 【2】DDSユニットの動検

R32/R33 = 121を 47 $\Omega$ に変更する。

1. ユニット単品でCNP1から3.3V/5Vを印加してみる。結果は、3.3V=0.01A、5V=0.00Aが正常。
2. DISPLAYユニットとDDSユニットをコネワイヤーで接続する。



3. 正常値電流値

+5V (DISPLAY+DDS) → 0.13A

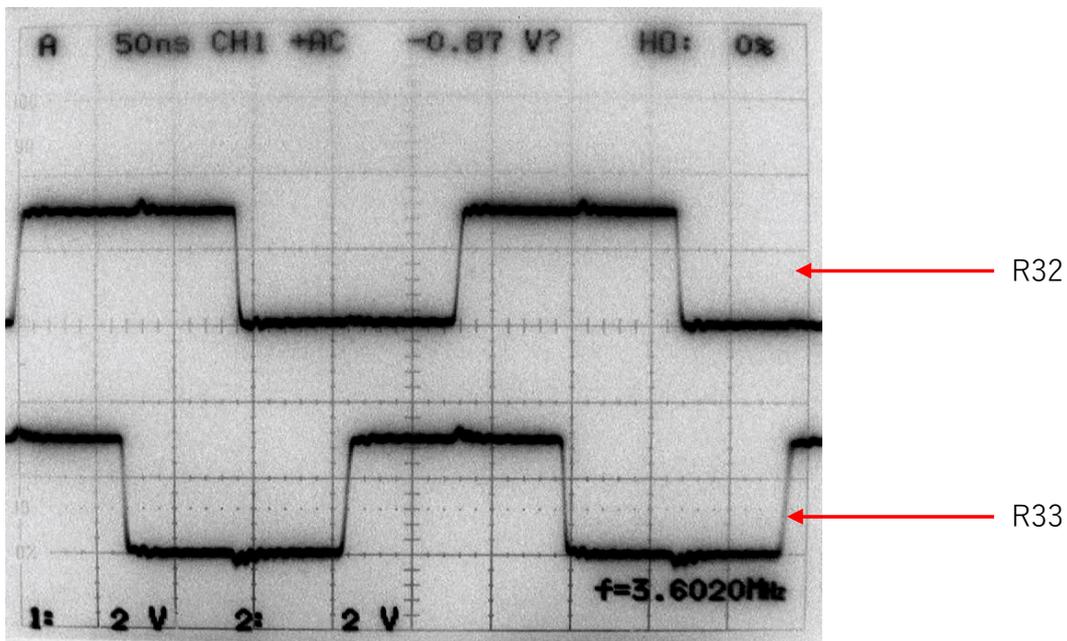
3.3V → 初期化中 = 80mA、ノーマルモード = 0.17A

4. 正常であった場合は、DISPLAYの最後の状態（ノーマルモード）となる。ここで殆どの場合、I/Q出力が両方共に正常出力する確率は低い（ハンダ付け問題）、私もQ信号のみ出ませんでした。このような場合は、DISPLAYの時のエラー状態のカウンタがくり返されます。これでは、各信号がの出力確認が出来ないため

- ① CPUユニットのCN3③-GND間に10K $\Omega$ を接続。
- ② CNP4（9ピン）の⑧番（P-DET信号）を抜きます。（線を抜く代わりにU4のNJU7043Dを抜いても良いです）

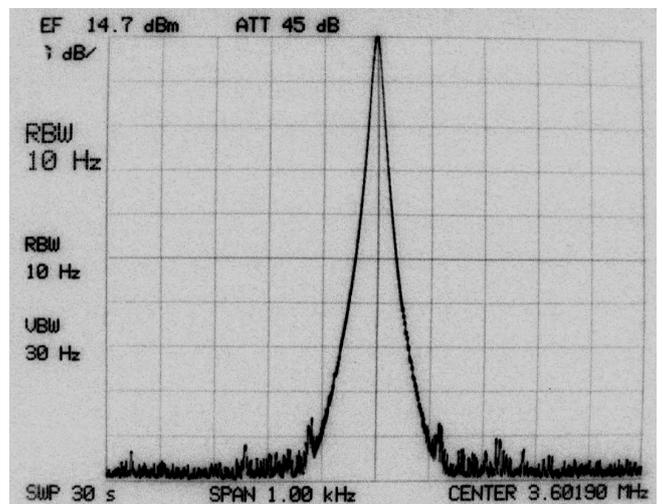
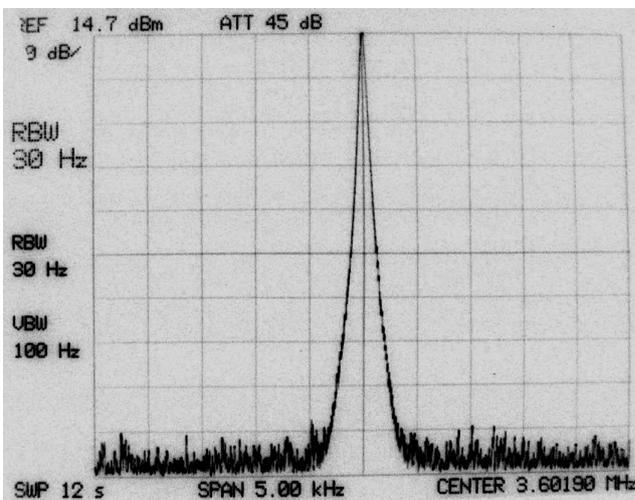
この状態で電源を入れれば、コントロール系は正常に立ち上がっていき、DDSの動作確認が出来ます。 DDSが正常になれば上の①②項目は元へ戻すこと。

5. I/Q信号 R33/R32にて確認



SPAN=5KH z

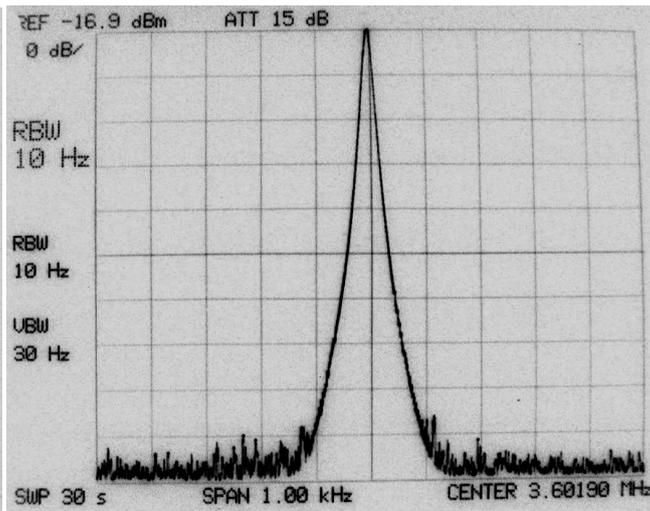
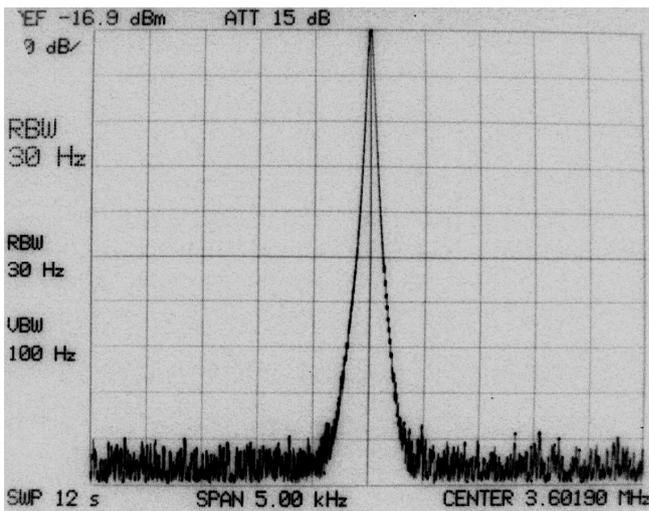
SPAN=1KH z（120Hzのへバリ付問題なし）



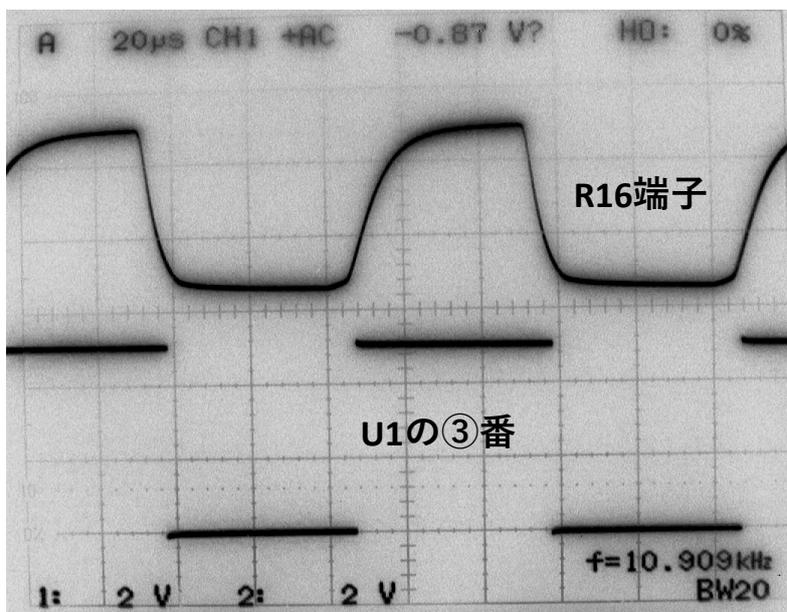
6. SG出力 R12にて確認、レベルが小さいためオシロでの確認は困難。

SPAN=5KHz

SPAN=1KHz



7. 基準クロック (10KHz)



電源投入時のロック動画



U1の③番 = 外部10K入力と  
⑤番 = 内部分周10Kとを比較  
している。5秒以内にはロック  
インしている。

U1の③番にてデューティー50%近くにするにはR16と  
R19で調整する。50%である必要はない。

8. 最後に、同期検出回路が正常かを確認しておく。

電源投入時に“←”と“→”を同時に押しながら電源をいれる、すると同期検出回路の  
テストモードで立ち上がる。正常立ち上がりした場合は、カウントが01・02・03・・・  
とアップしていく。同期が異常立ち上がりした場合は、そこでストップする、例えば  
45回目で異常の場合は45でストップします。何回目で異常発生確認出来るかは判りま  
せんが、同期検出回路のハードが正常であれば、どこかでストップするはずです。

### 【3】 MAINユニットの動検

1. RFブロックのQ7は、回路図=2SC2120ですが、シルク=2SC1815となっているがどちらでも良い。又、Q2の品名はシルク通りC1815です。

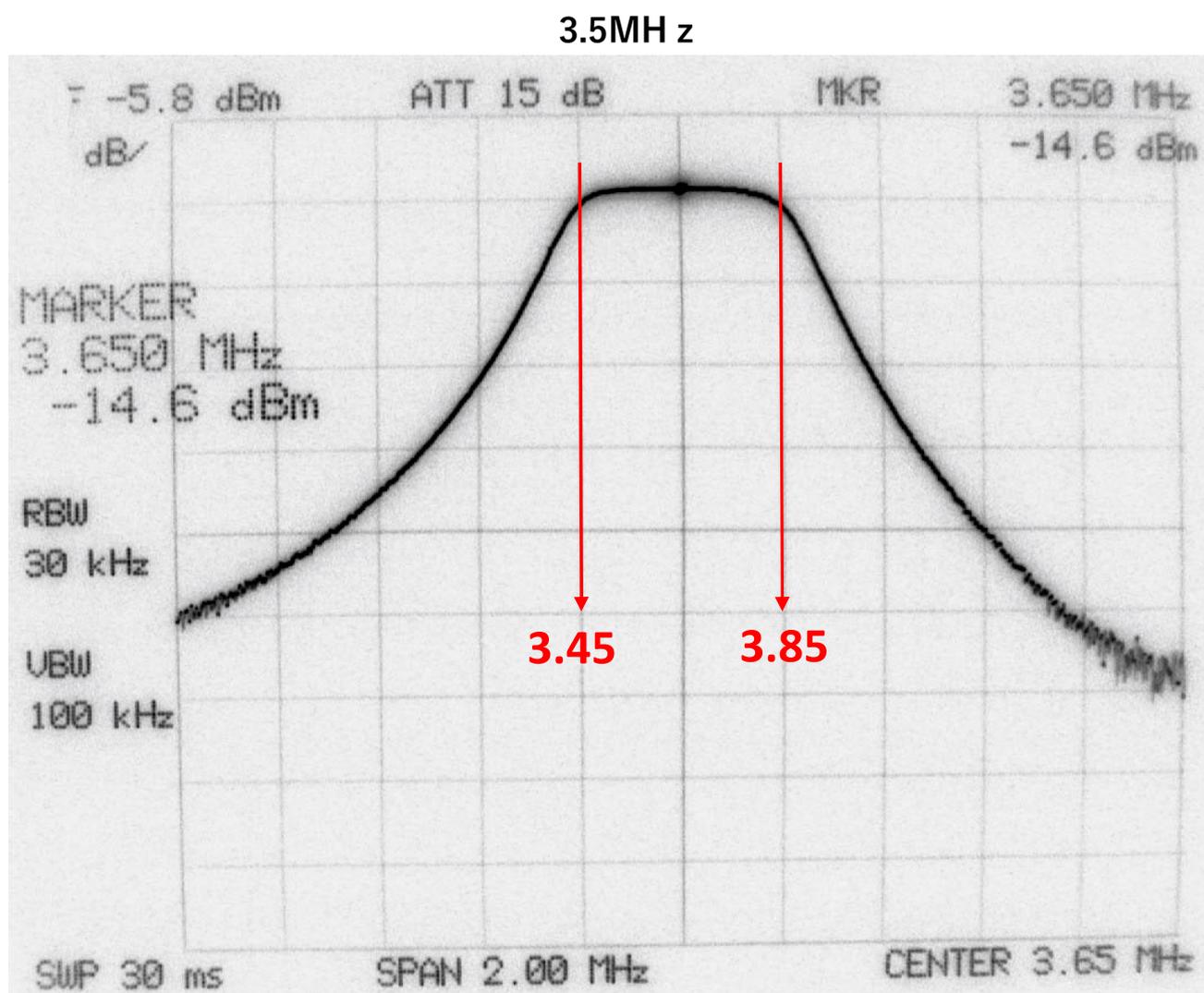
2. MAINユニット単品で電源投入した時の各電流値。

+15V= 0.05A      -15V= 0.06A      +5V= 0.1A      -5V=0.1A

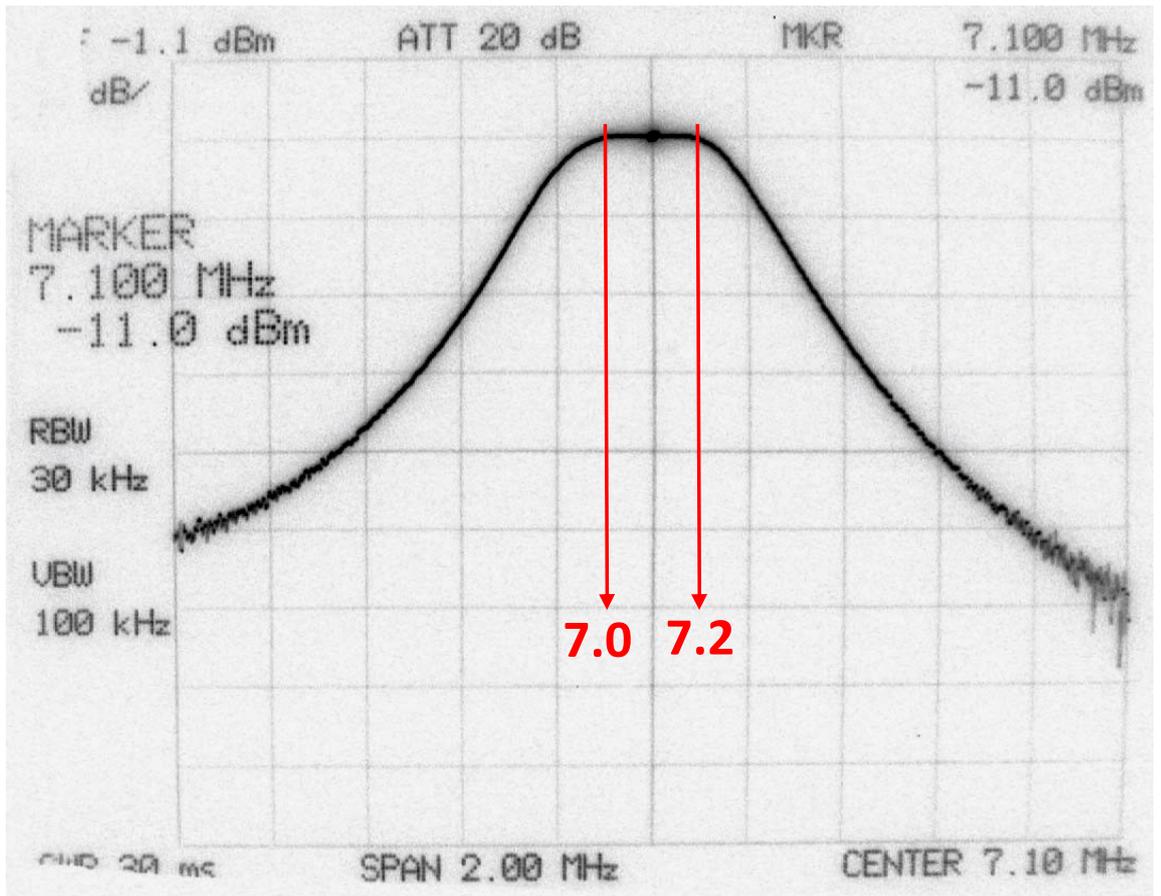
3. BPF

各バンドのBPFから調整しようとしたが、各バンド共帯域が広すぎる、挿入損失との関係もあるが、再設計して確認してみる。

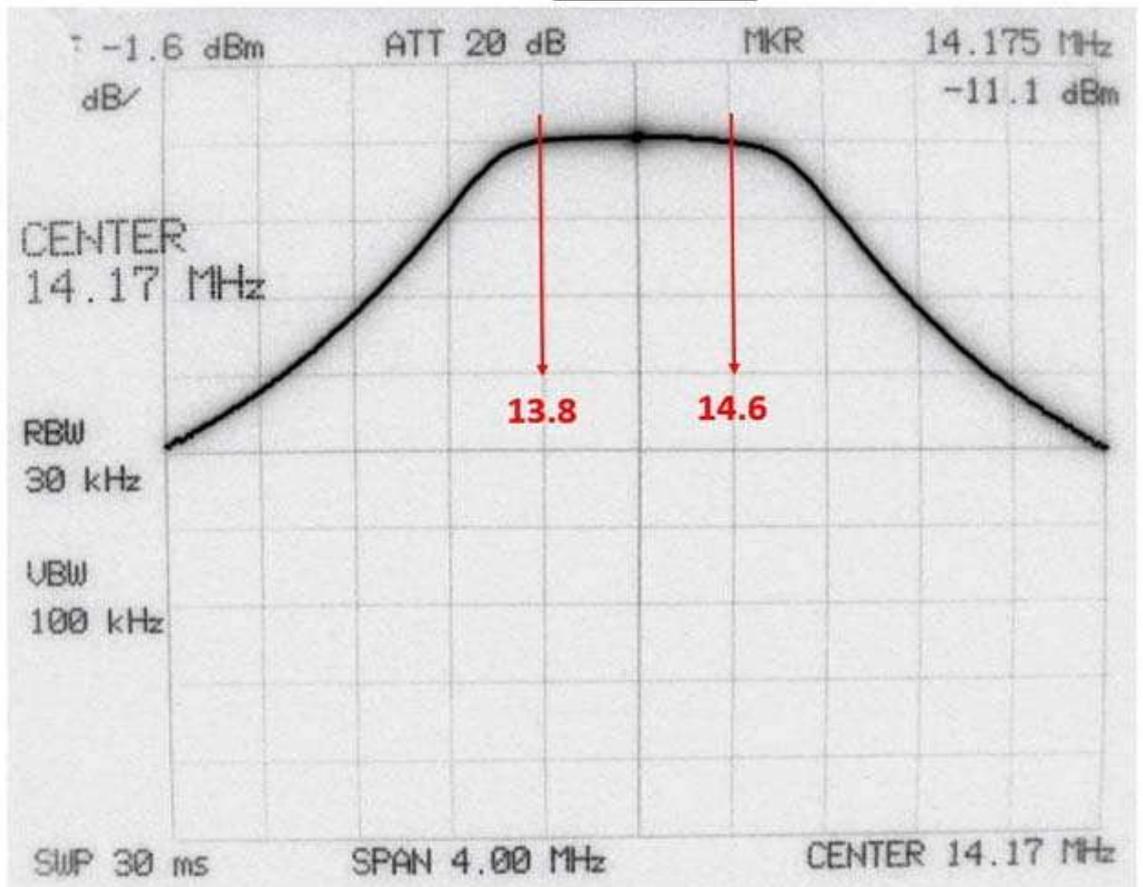
3.5MHzバンドと7MHzバンドは、バンドエッジぎりぎりの帯域設計とした、そのためL値は少し精度を要する、広帯域であればトリマでかなり追うことが出来るが、よって指定回数巻いた後にL値を計測し補正すること。14MHzは設計幅が狭くなり、かなり時間を要するため現状ですすめる。 以下は調整して実測したデータです。尚、3.5/7のBPF定数は一部変更しています。



# 7MHz

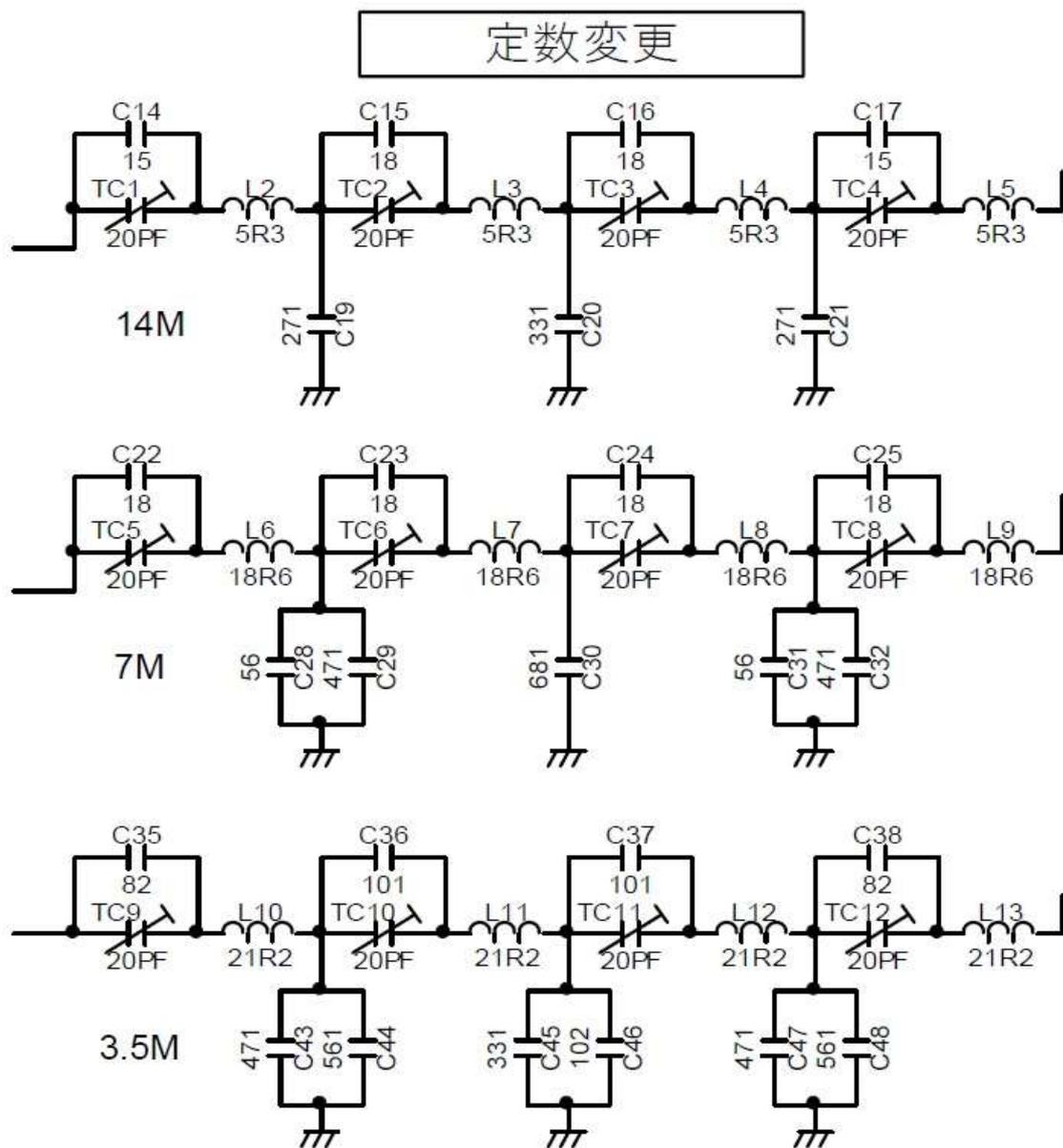


# 14MHz



変更したL値、既に巻いた方は3.5MのLは7Mにそのまま使用出来ます。

	3.5M	7M
コア材質	T50-2	T50-2
線径	0.26	0.26
巻数	65t	61t
L値	21.2uH	18.6uH
線長	106cm	90cm



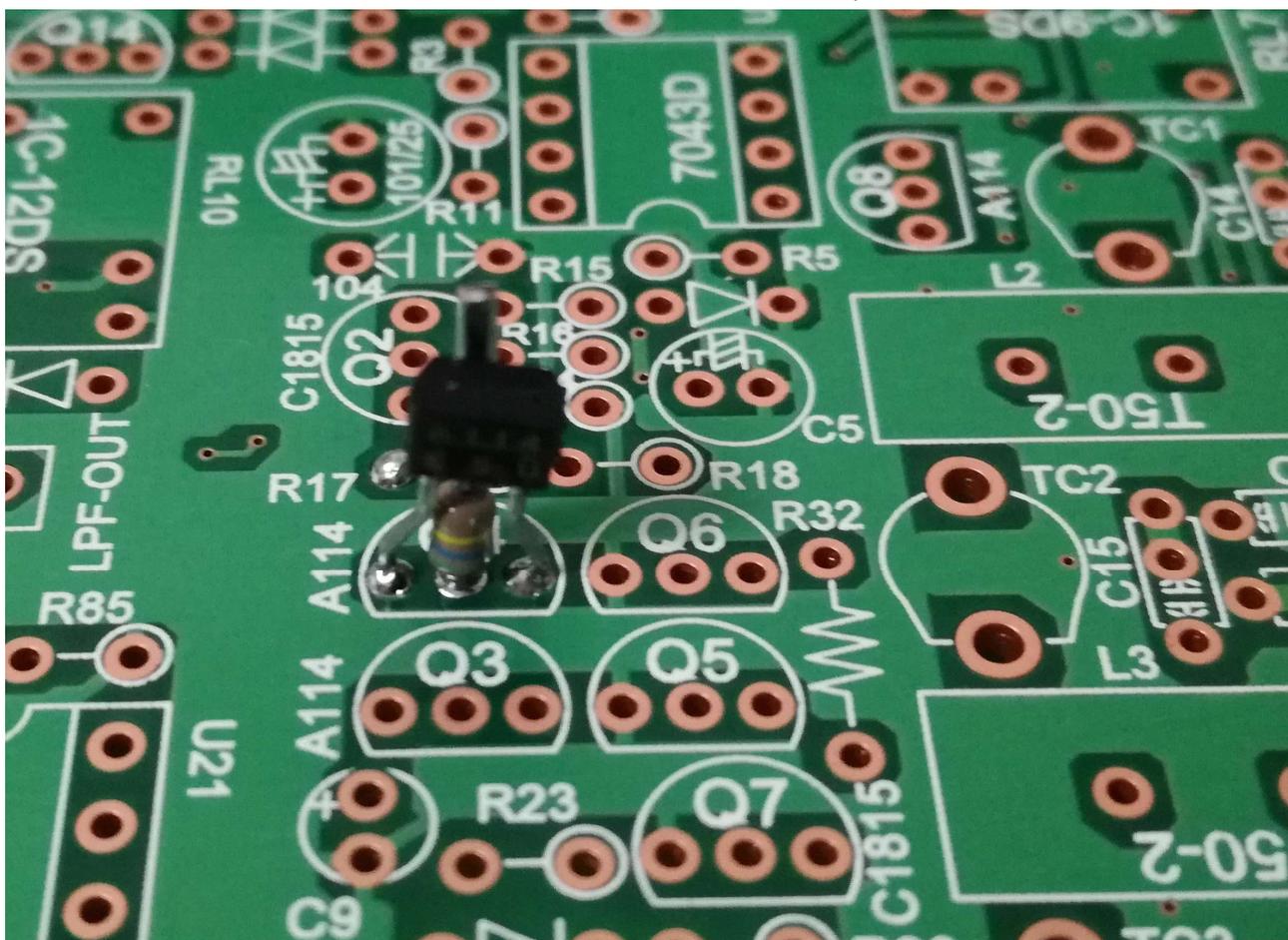
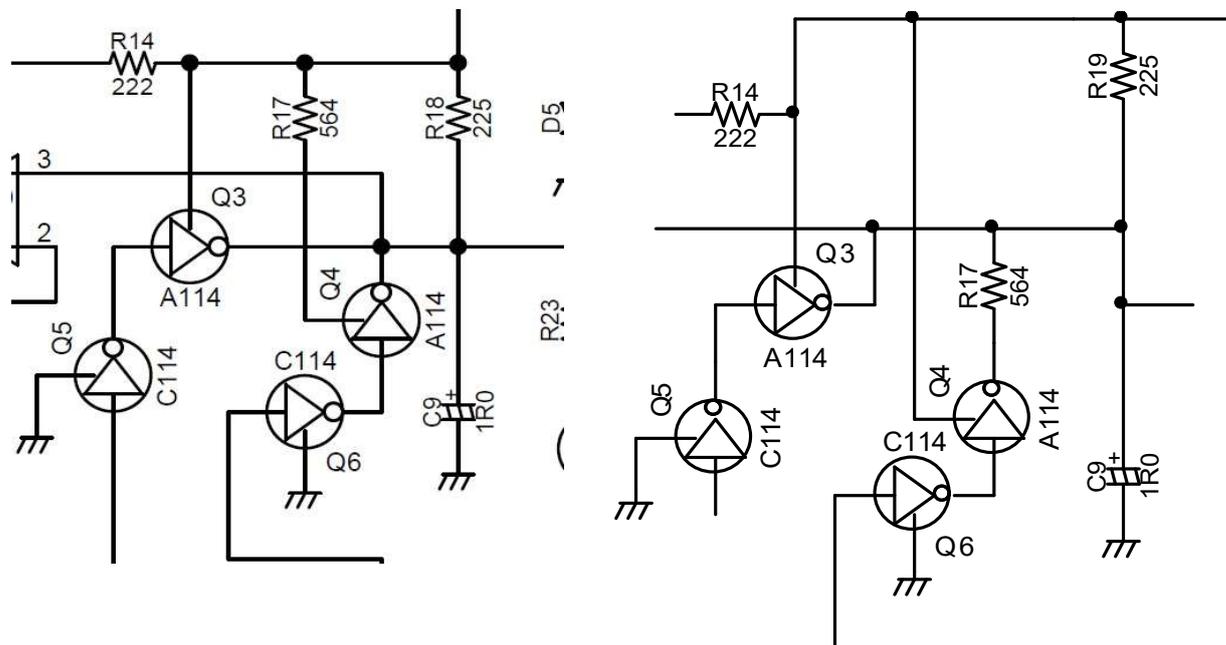
4. 今日の動検は色々出てきた、何から書こうか頭がゴチャゴチャだ。先ずSG信号をS9+30dBにセットするため、DDSの定数（SG出力）R9=R12=47Ω→39Ω、R10=10Ω→12Ωに変更。

① AGC回路のSLOW/FIRST切替回路の変更、回路図が間違えており基板は回路図通りになっている。3ヶ所共に同じ内容に変更すること。

RF-AGCのQ4/R17 と AF-AGCのQ18/R83、Q22/R105 の3ヶ所

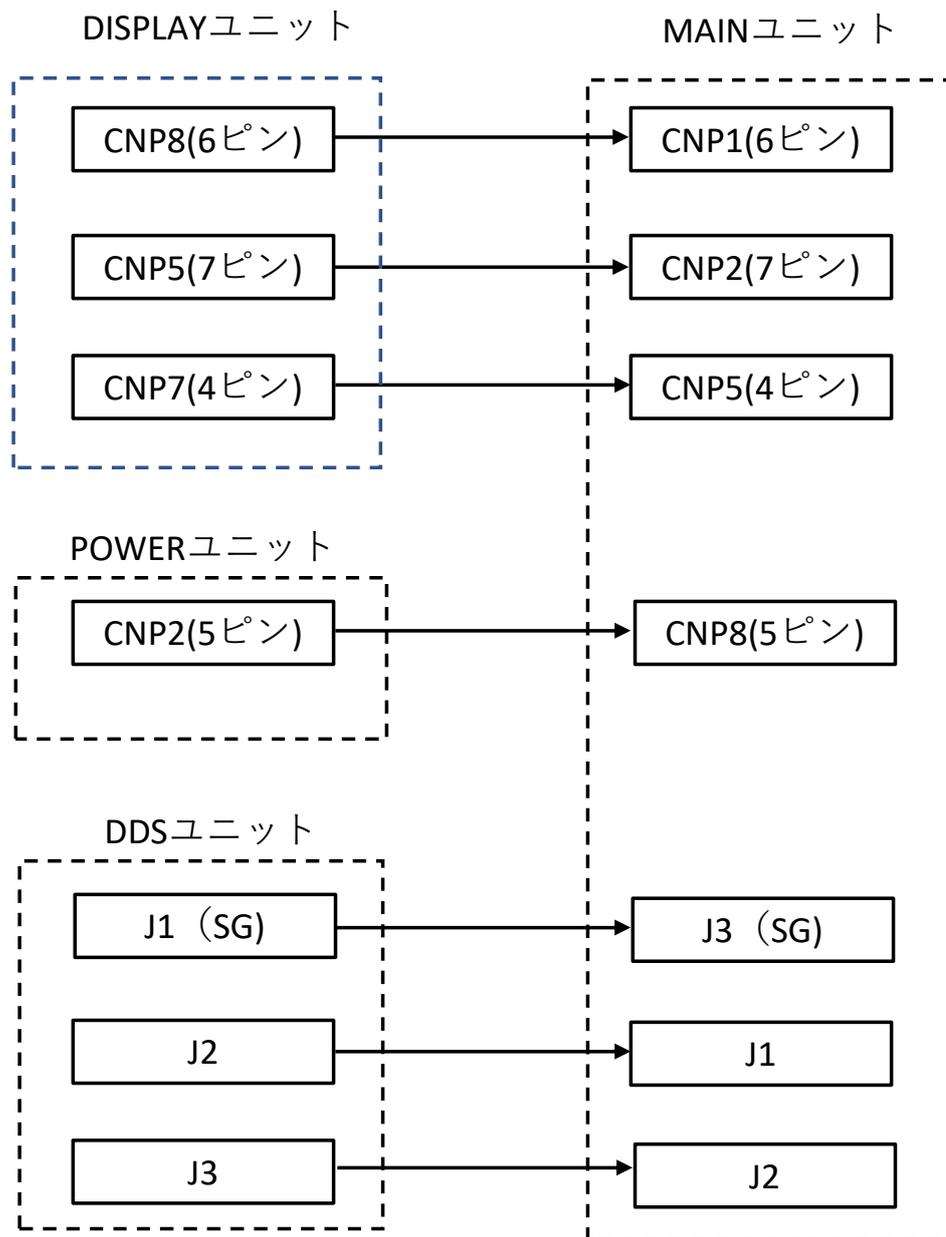
R17=564→0Ω（ジャンパー）とし、Q4のコレクタ端子穴（真ん中）に564の抵抗を立てる。Q4のコレクタ足は曲げて上垂直に立てておく、EとBを穴に入れてハンダ付けコレクタの足と564の足をハンダ付けする、すると、左の現回路が右に変更される。

現状 → 変更回路



RF-AGCを例にしているが、残り、AF-AGCの2ヶ所（Q18/Q22）、計3ヶ所行うこと。

② コネクター／ケーブルの接続



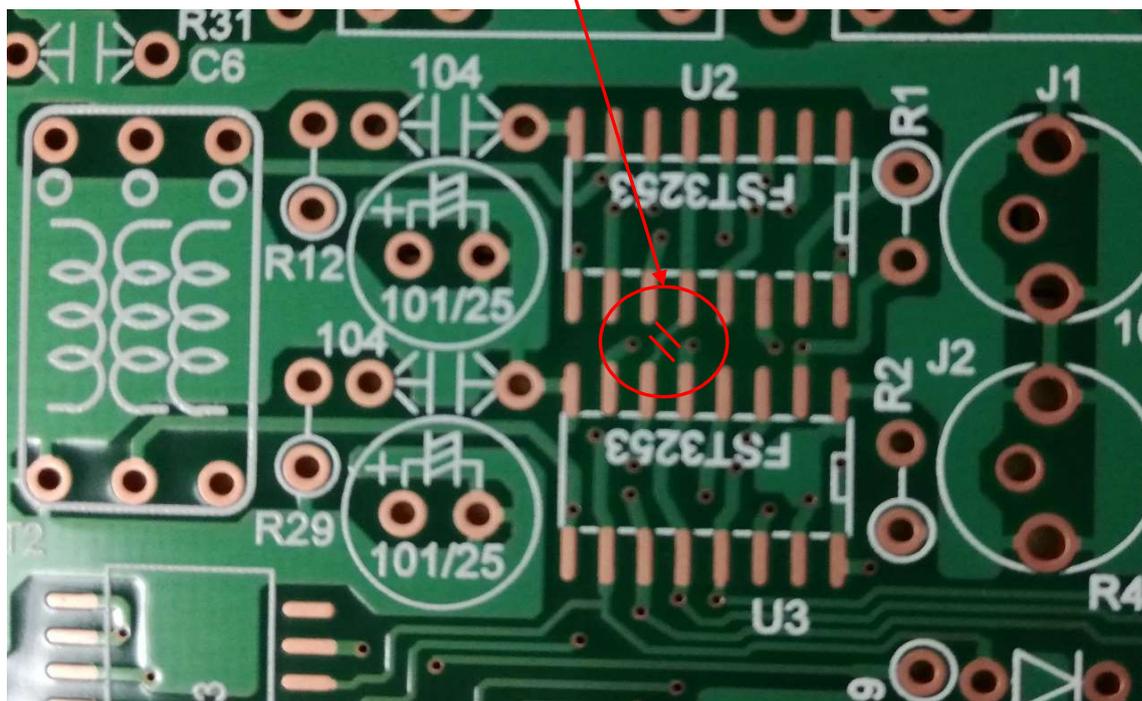
MAINユニットのCNP1 (6ピン) の②番と③番をテレコにする。回路図でも判るようにAGCとDISが入れ替わっている。

③ 検波回路

I (+) / I (-) / Q (+) / Q (-)信号がテレコになっている。これも回路図が間違えていた。

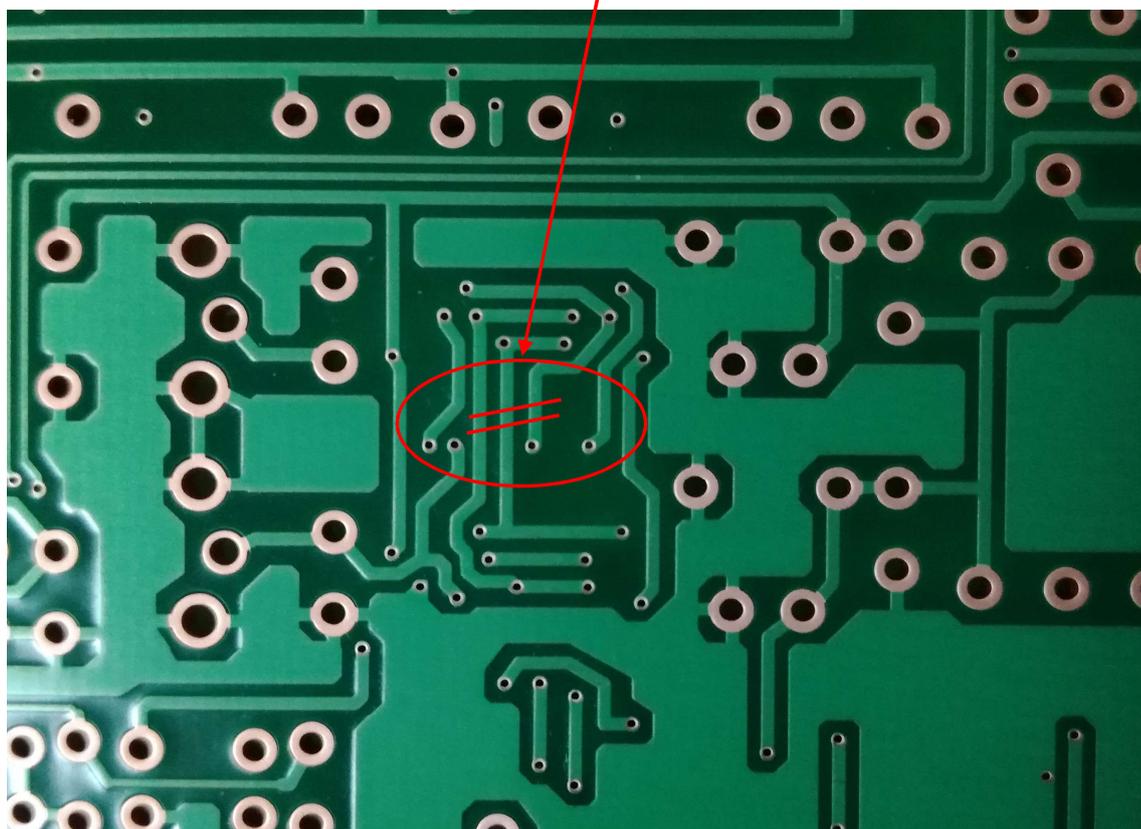
部品面のカット1ヶ所

U2の⑫番-U3の⑥番間をカットする。

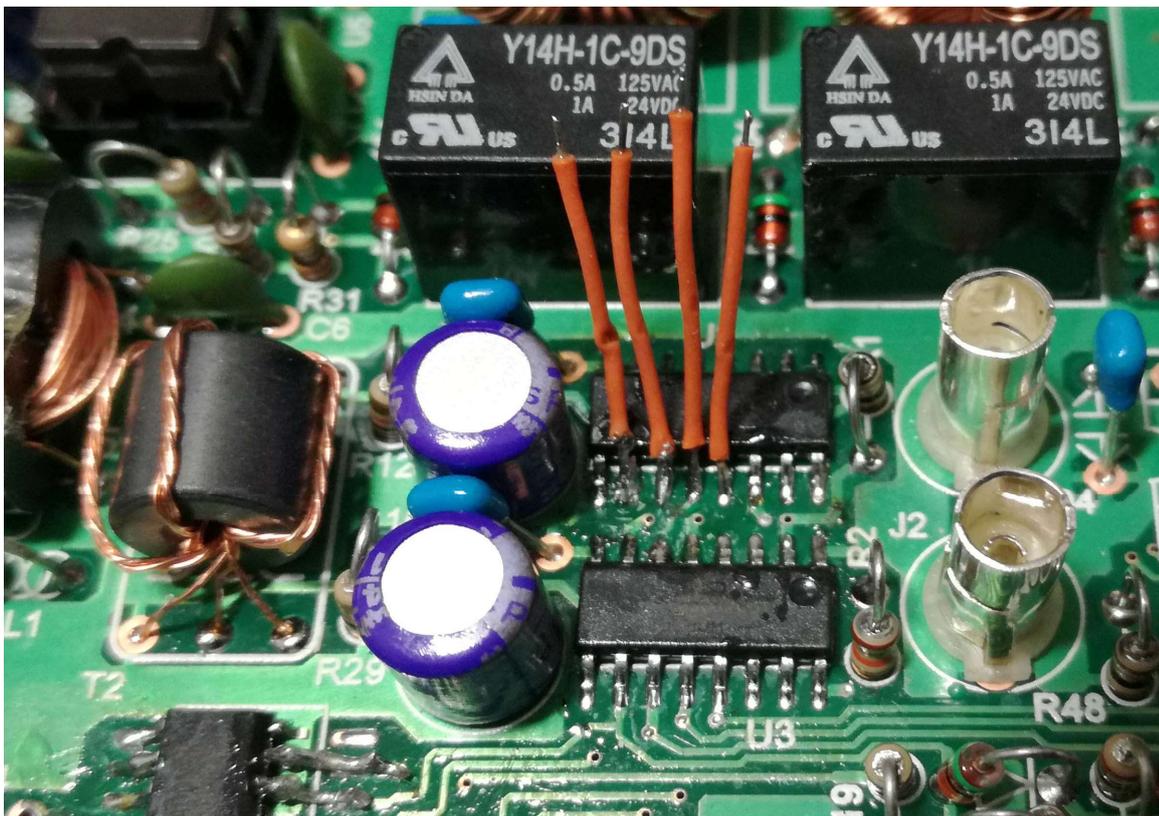


ハンダ面のカット

U2からU3へ接続されているパターンをカットする。(3本)  
U2/U3の裏側

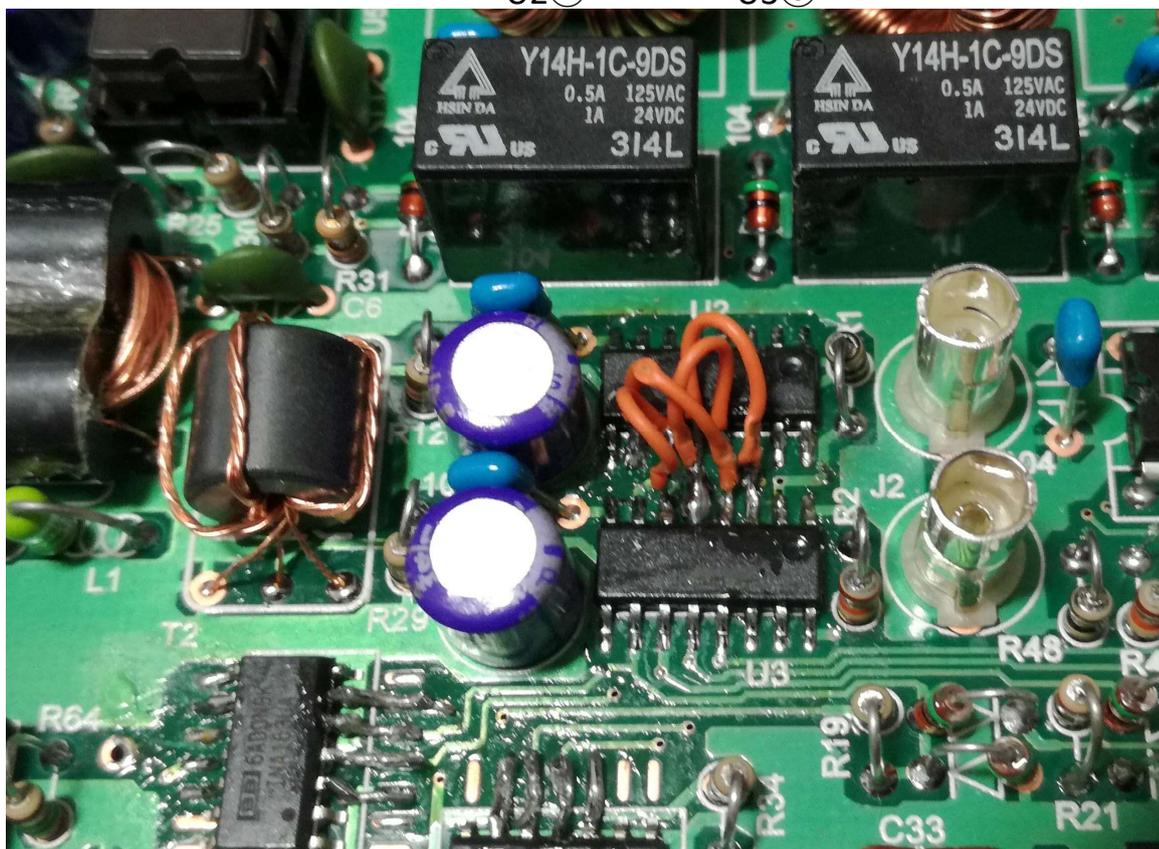


細いリード線で、U2の⑩／⑪／⑫／⑬の各ピンにハンダ付けしておく。



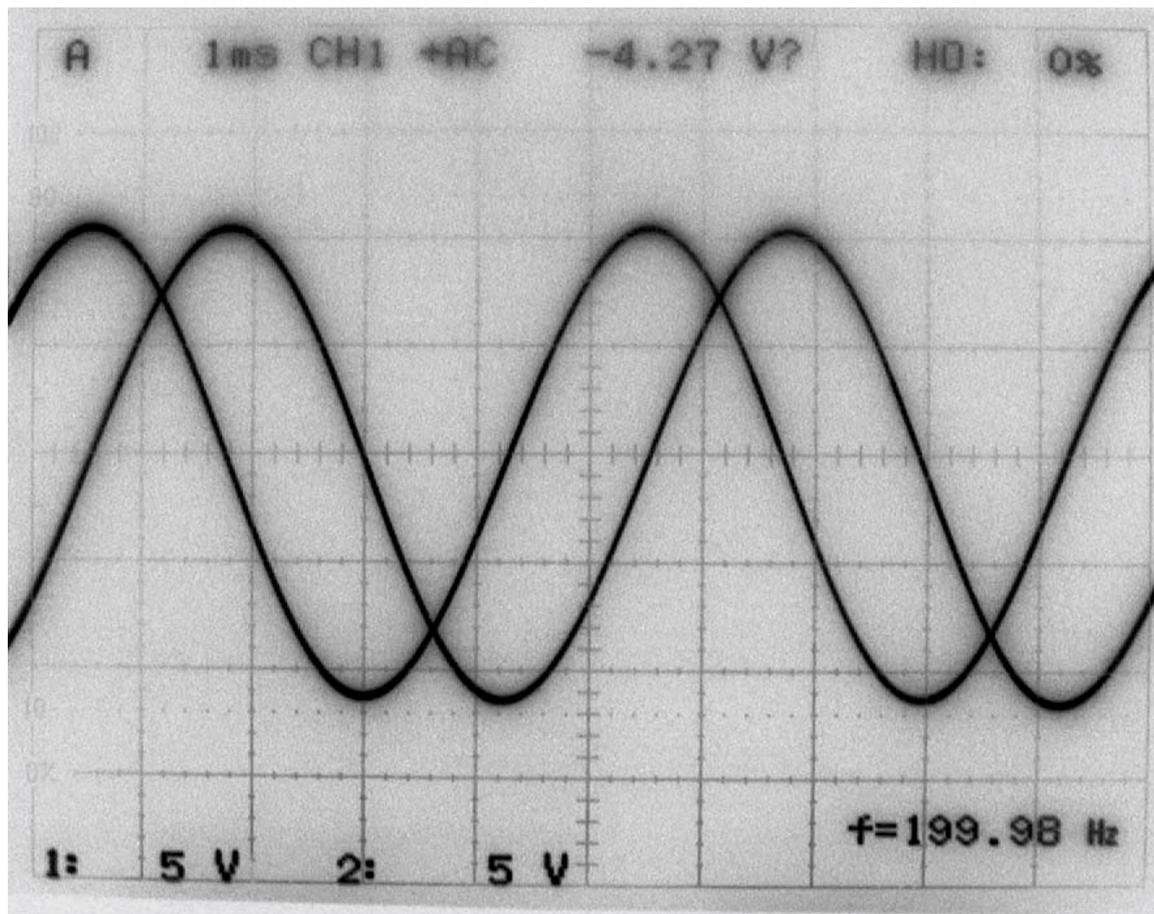
U2からU3へ接続する。

U2⑩	→	U3④	
U2⑪	→	U3⑥	へ接続する。
U2⑫	→	U3③	
U2⑬	→	U3⑤	

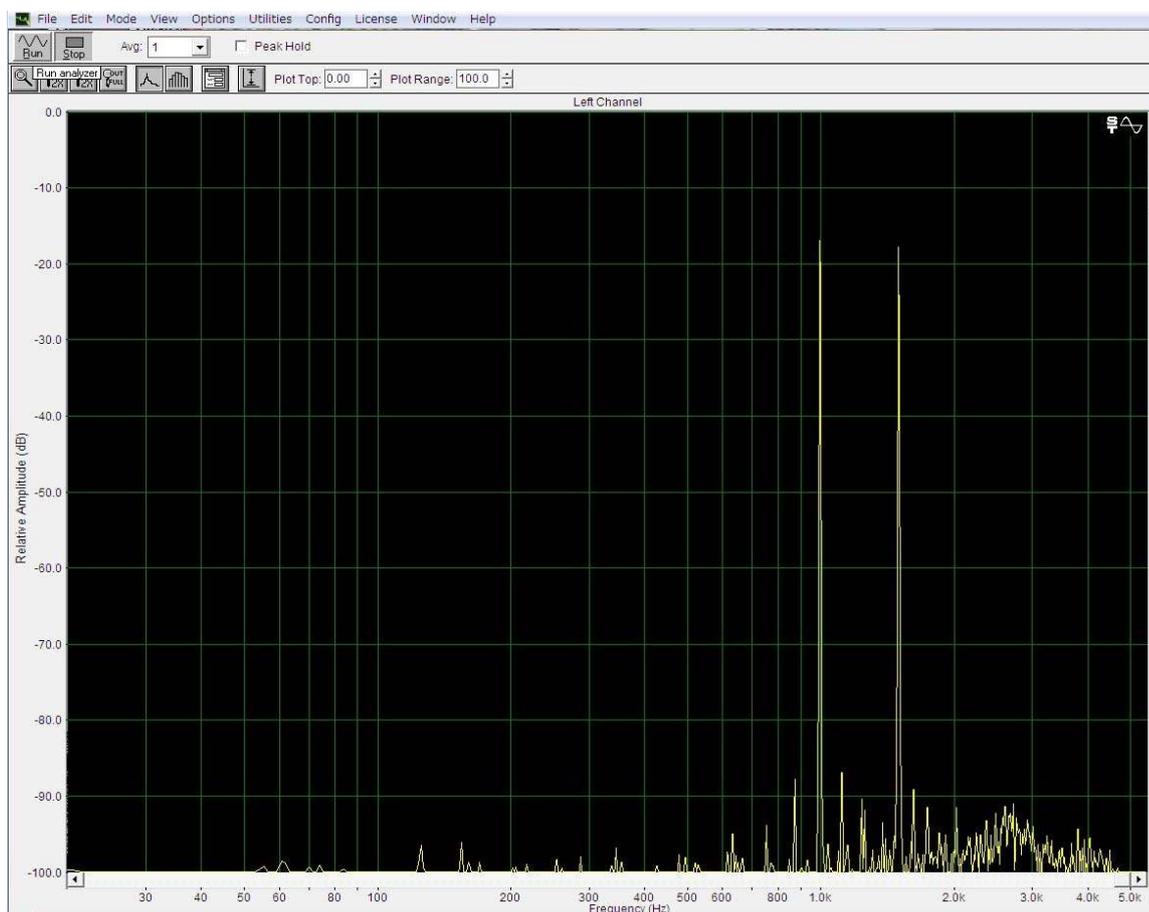


以上で、検波回路出力 (R36/R43) に正常信号が出た。

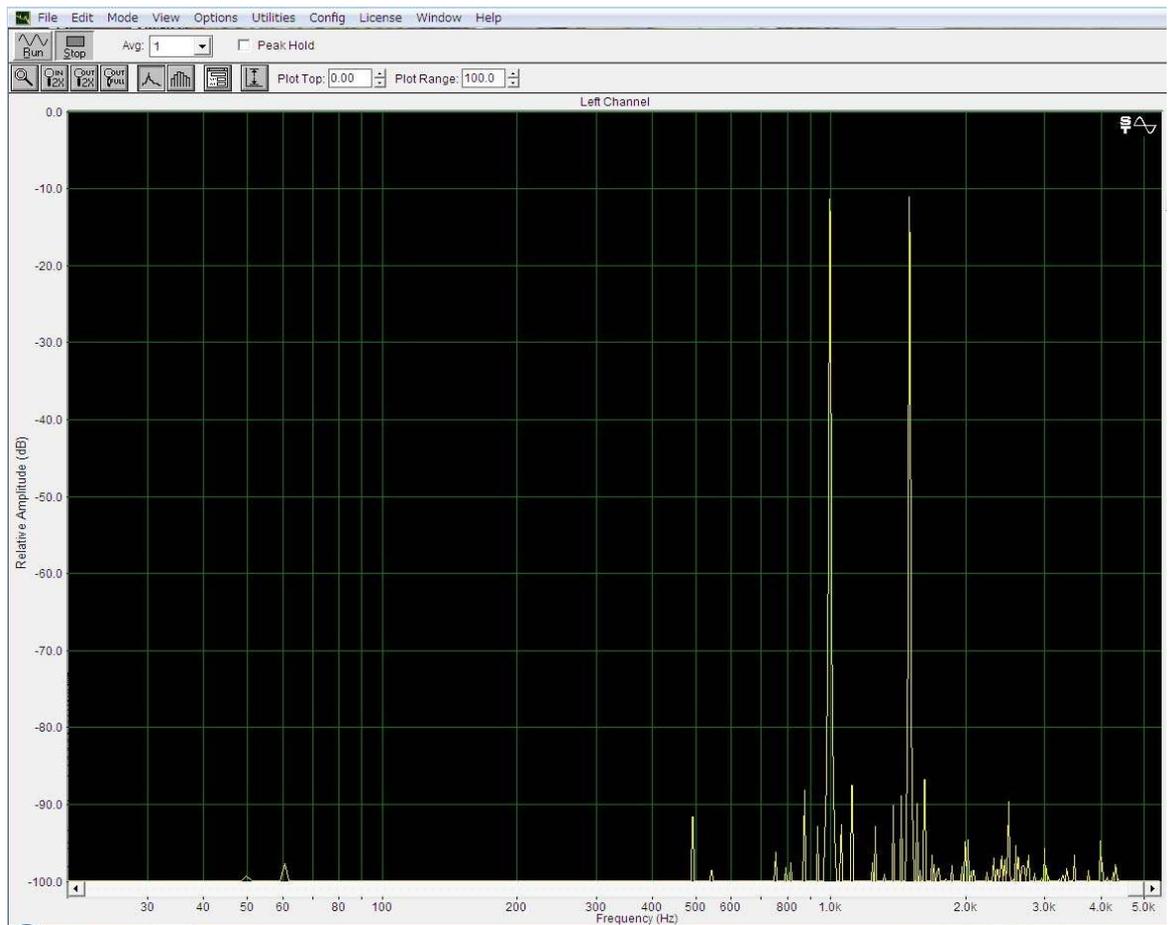
SGモードで100Hz検波I/Q信号。



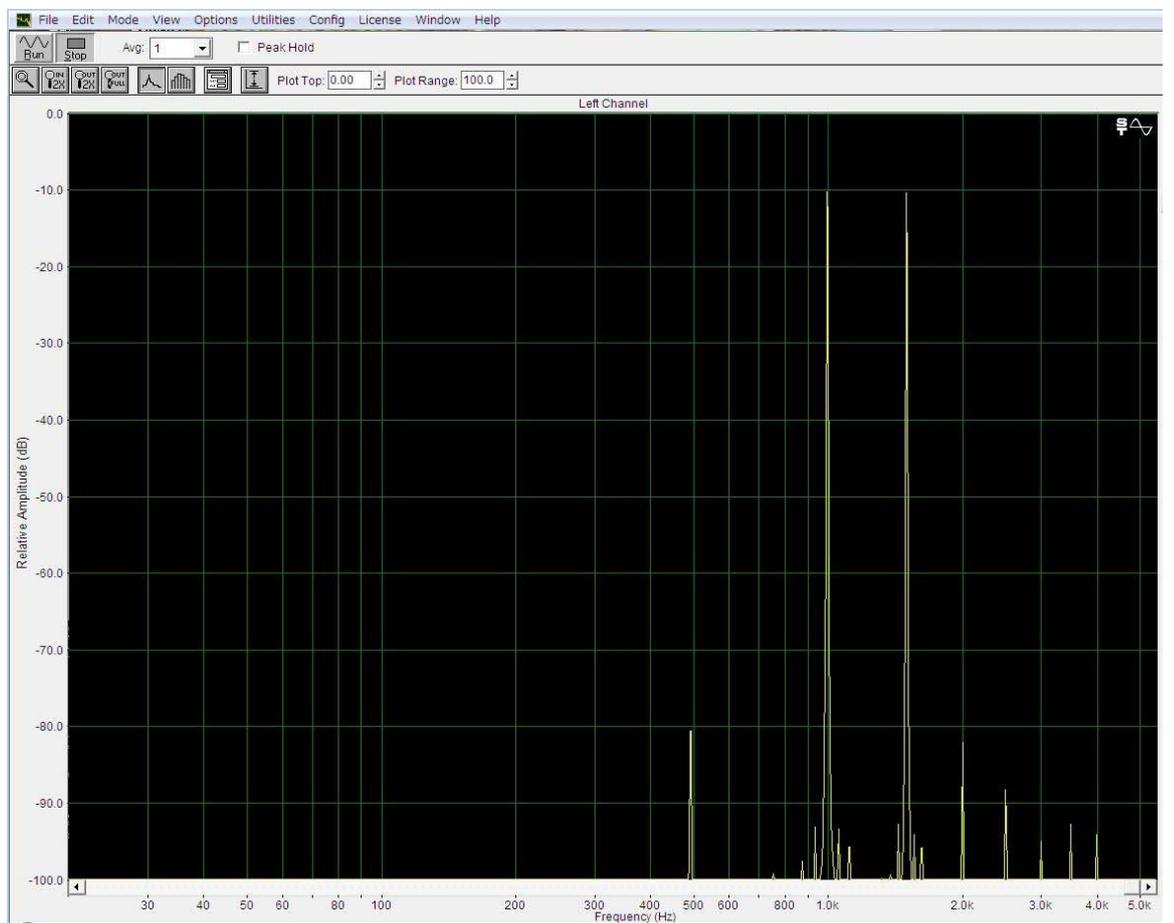
S=9+20 dB信号 (RF-AGCは動作点外)



S=9+30 dB (RF-AGCは+30 dBから作動)

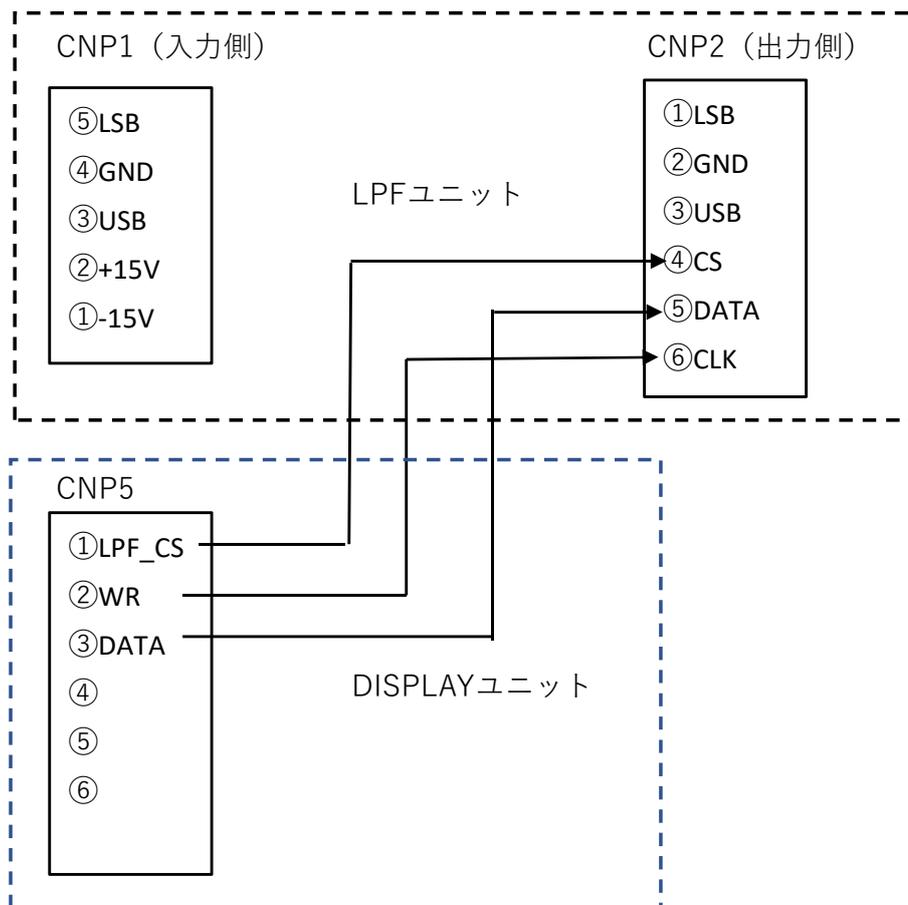


S=9+50 dB (Sメーターフルスケール) AGCの再変調歪が発生したとしても  
-70 dBキープ出来ている。

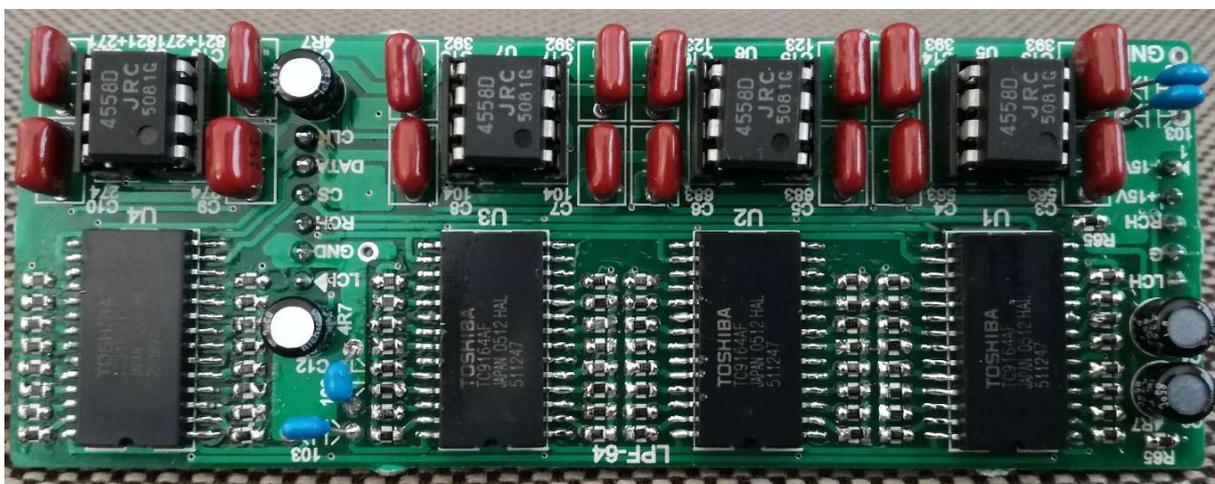


【4】 LPFユニットの動検

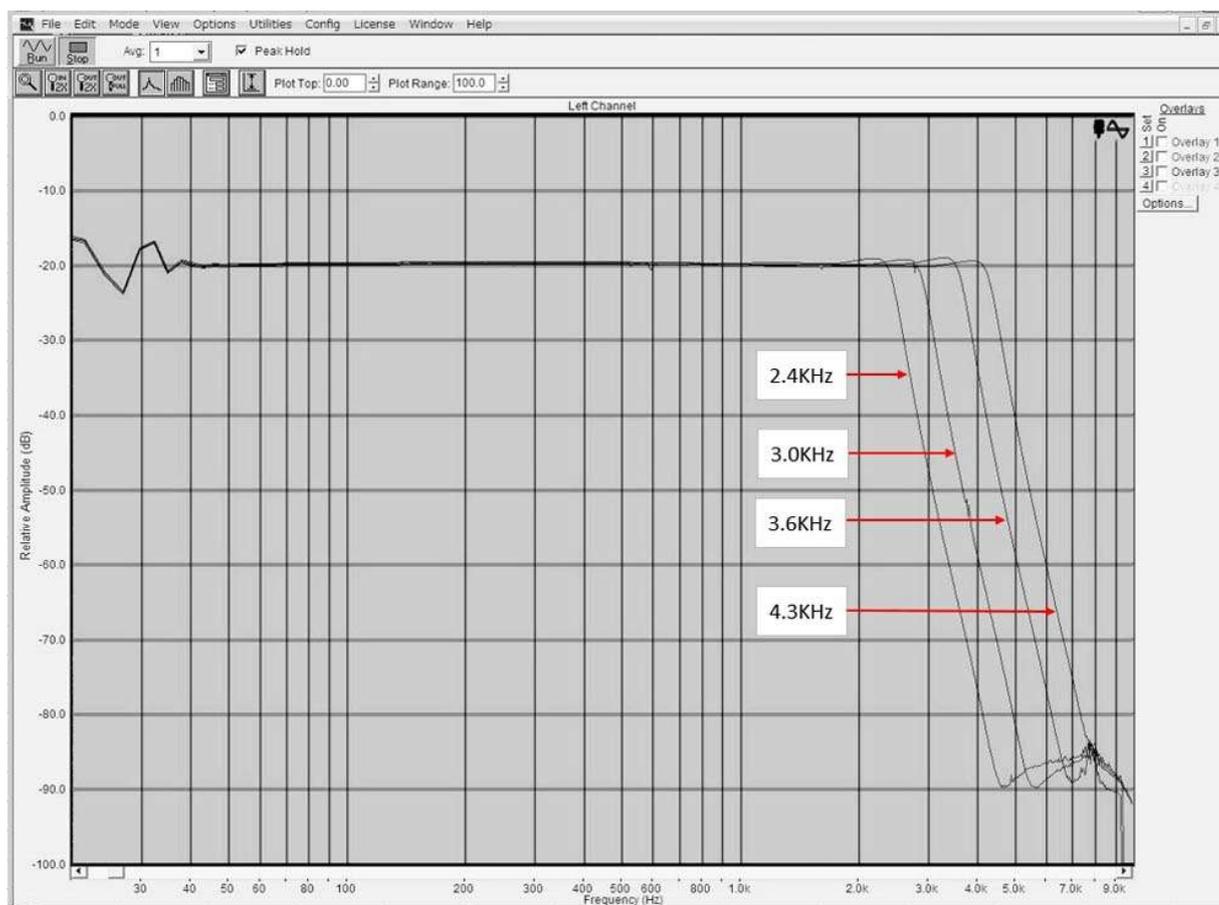
MAINユニットの動検中であるが、LPFの動検のやり方を説明しておく。



上のようにDISPLAYとLPFを3本接続し、LPFユニットの電源+15V/-15Vを印加しDISPLAYの”LPF”ボタンを押し、LPFモードにする。ロータリーエンコーダーでFcの切替を行い、各ボックスの特性を入力からSGを入れて出力で確認する。単品ユニットで確認しなくても、総合動作でSGモードにて特性確認は出来る、但し、AGC特性が若干、加味されるから真のデータとはならない。



## 測定データ

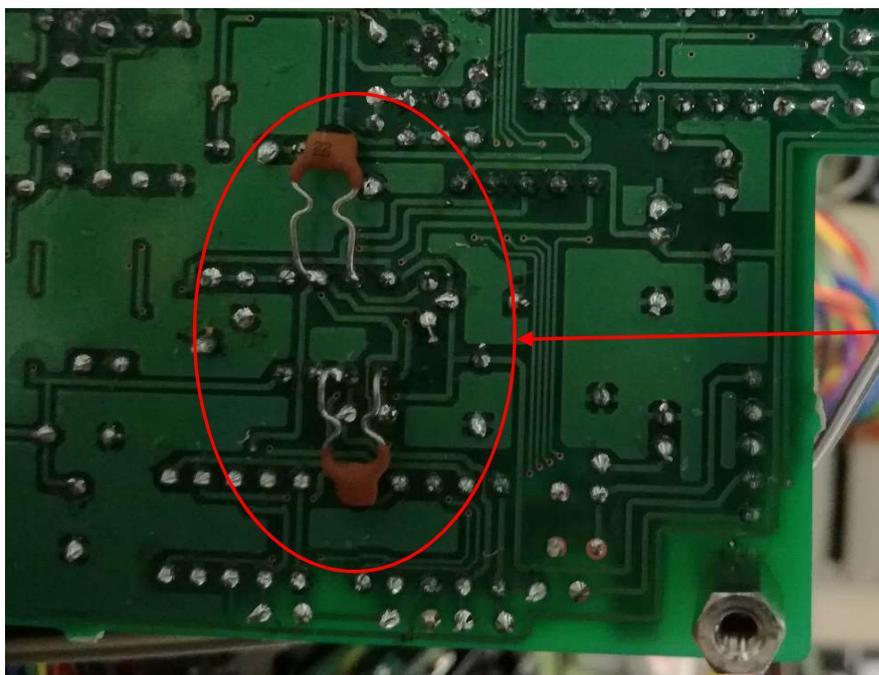


### 【3】のMAINユニット動検のつづき

オールパスユニット出力まではOK。とにかくラウンドが接近しているため、いくつかハンダブリッジが、どうしても発生する。

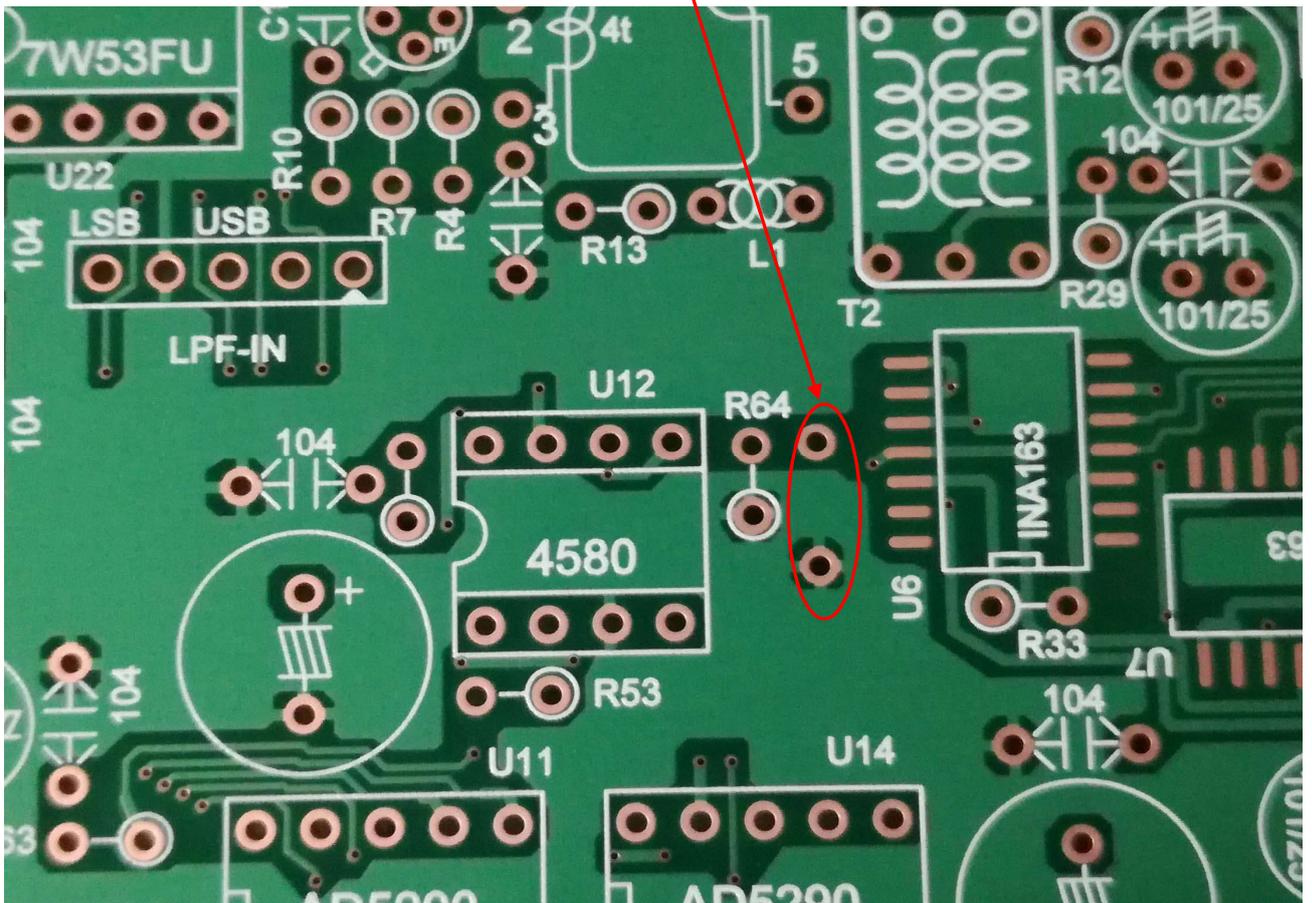
#### ① 加減算回路

一部、定数を変更 R53=R62=R64=153→123に変更。 発振止めでU12の帰還にC=22PFを裏付けする、R53/R62/R64にパラ付け 計3個



U12の裏 2ヶ所

もう1ヶ所はR64とパラ、ここの穴に22 pFを挿入する。

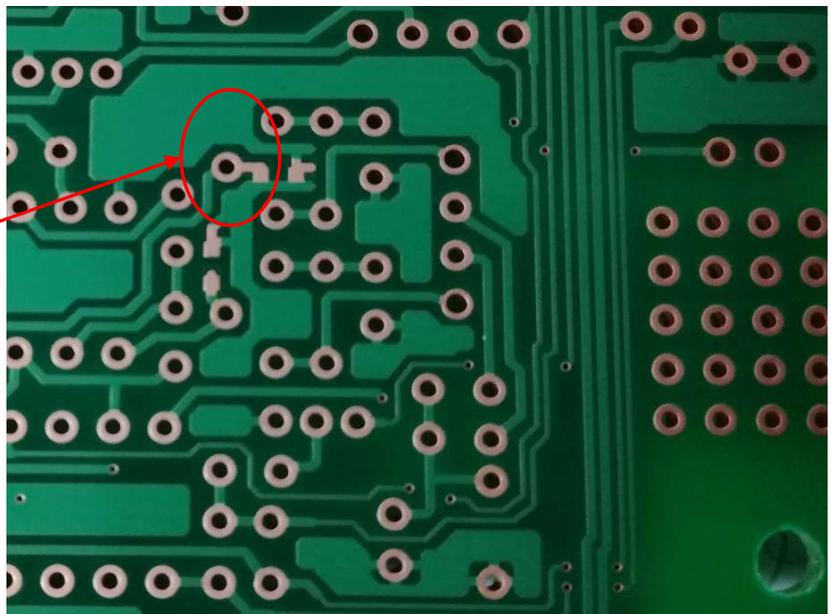


これで、LSB信号／USB信号が出てきた。

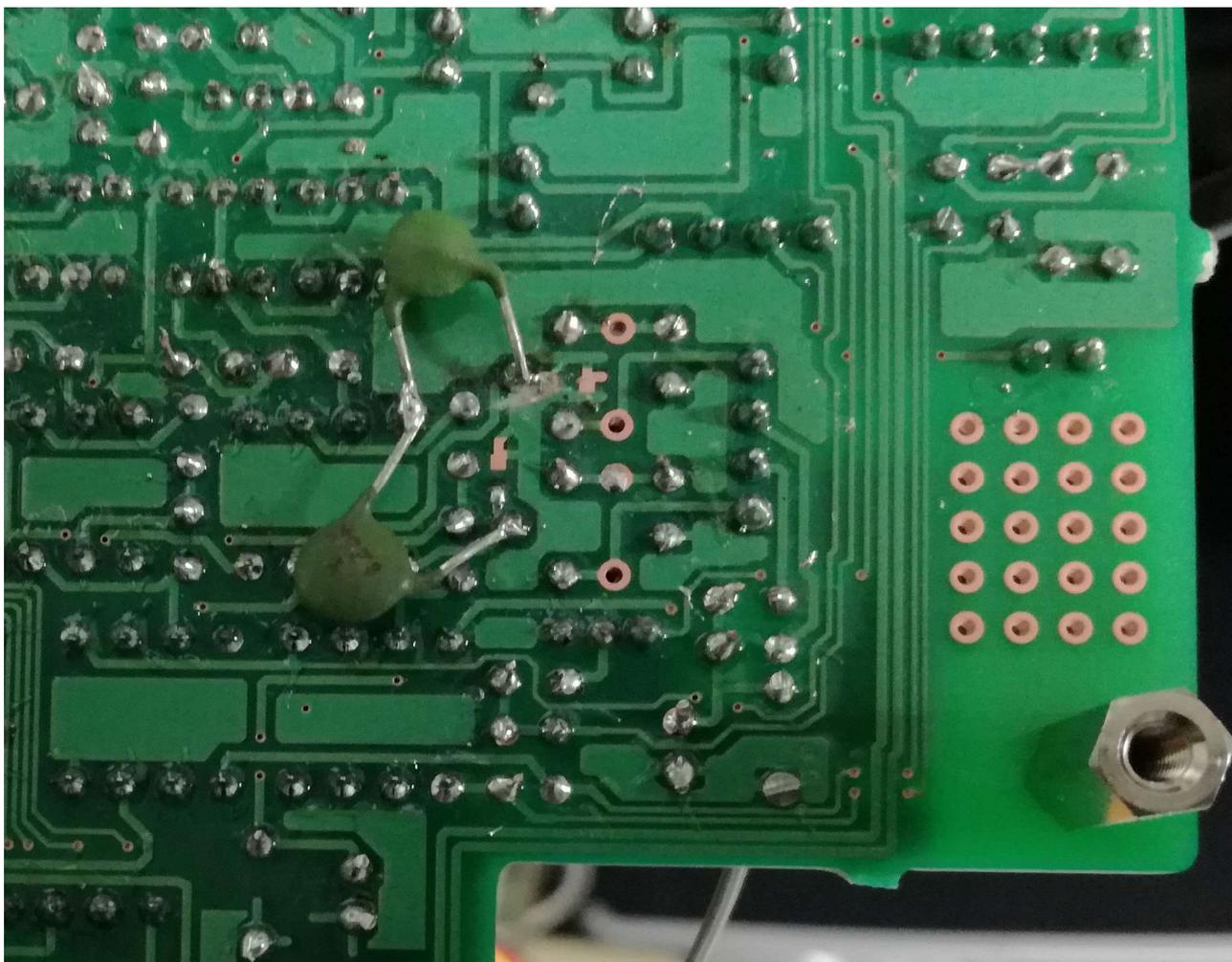
## ② AF-AGC回路

AGC-VRを接続するCNP7の場所、VR2の摺動端子がGNDにおちている。これは最後にVR2とVR3の各摺動端子にコンデンサー（103）をGND接続するために、チップコンデンサーが付けられるように手修正した。この時にGNDパターンがショートしてしまった。

VR2の裏、摺動端子がGNDパターンにおちている。GNDから切り離す。



VR2とVR3の各摺動端子からGNDへコンデンサー（103）を裏付けする。



#### 【5】 AF-AMPユニット

以前、アナウンスしたと思うが、R28=682→822である。

このブロックは特に問題は無かったが、Sメーター信号がLSB側だけで確認していたのでLSB/USB共有となると、少し感度が落ちるため一部定数変更を要するかも知れない。

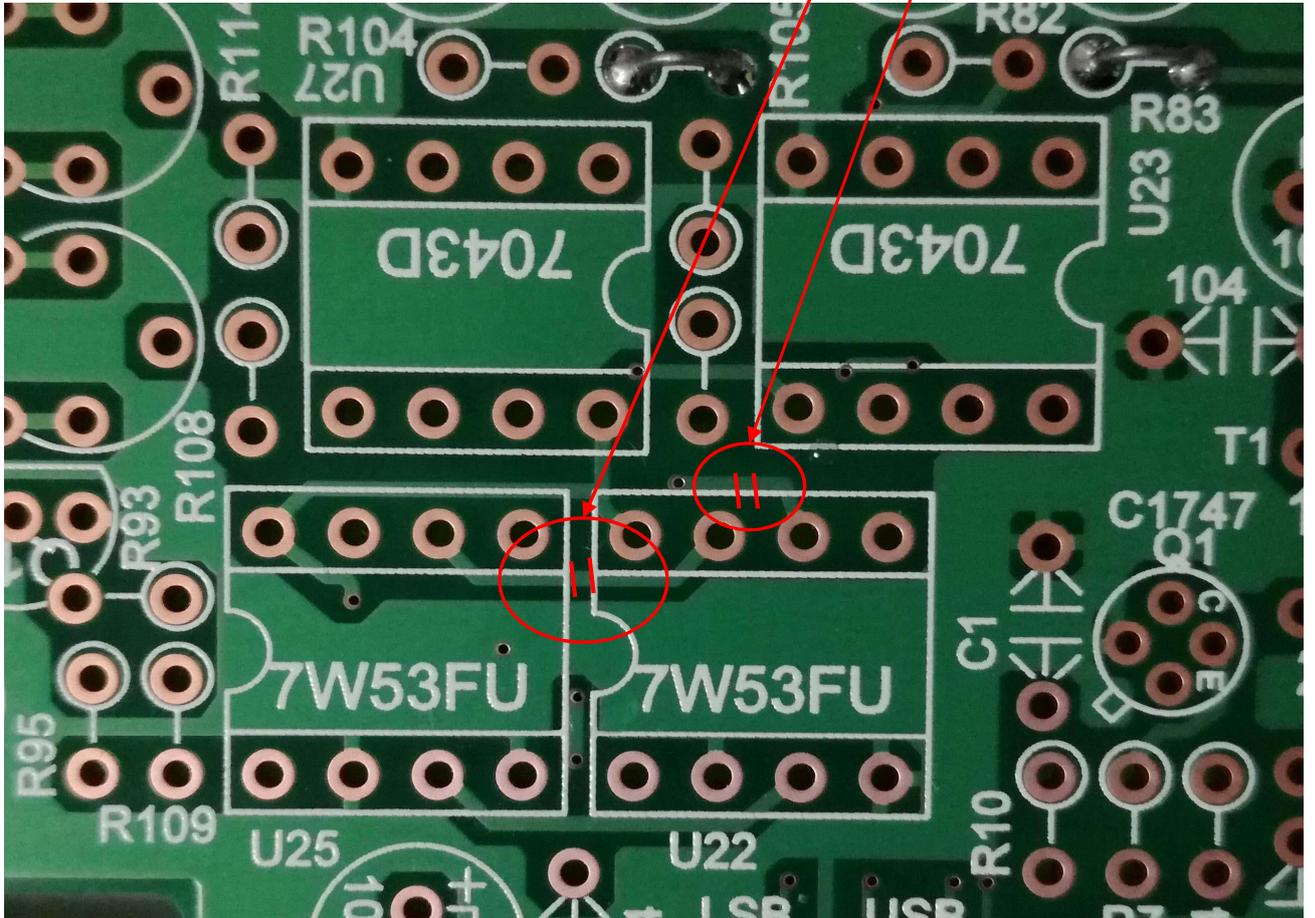
どこかで、DDSの定数変更を記載した記憶があるのだが、最終的にR9=R12=47→39、R10=10のままが正しい。

以上で基本的動作の確認は完了。

MAIN基板の改修が未だ残っておりました。次ページへ

## U22/U25まわりの改修

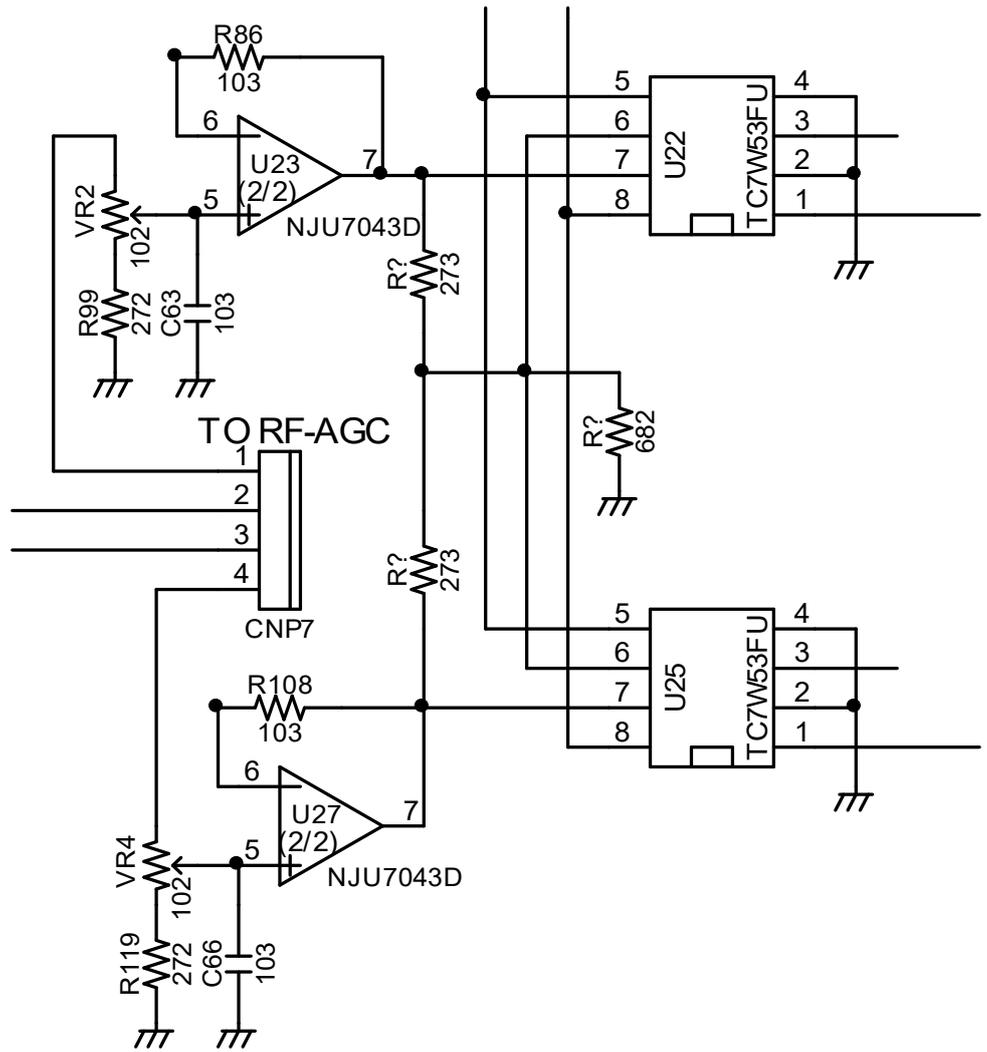
- 2ヶ所カットしておく。U22とU25の⑥番ピンは独立させておく。
- ①U25⑥番とU22⑦番を接続しているパターンをカット。
  - ②U22⑥番からスルーホールへ出ているパターンをカット。



たちまちは基板のカットだけをしておき、改修は組み立て時に行う。

- ③ U22⑥番とU25⑥番をリード線でつなぐ。
- ④ U23の⑦番から27K $\Omega$ 、U27の⑦番から27K $\Omega$ をU22/U25の⑥番へ接続する。
- ⑤ U22/U25の⑥番からGNDへ682を接続する。

修正した回路



全体の改修内容は、どこかでまとめる。